苏州大学实验报告

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 院、系 | 计算机学院 | | 年级专业 | | 21计算机科学与技术 | | 姓名 | 赵鹏 | 学号 | 2127405037 |
| 课程名称 | | 模拟与数字电路设计 | | | | | | | 成绩 |  |
| 指导教师 | | 屈蕴茜 | | 同组实验者 | | 无 | | 实验日期 | 2022.10.26 | |

|  |  |
| --- | --- |
| 实 验 名 称 | 实验一 门电路逻辑功能及参数测试、译码器和数码显示器实验 |

1. 实验目的

1、门电路逻辑功能及参数测试实验

2、译码器和数码显示器实验

1. 实验设备

1.TD-DS+/TD-TS实验箱1台

2.74LS00 2输入端四与非门1片

3.74LS138 3线-8线译码器1片；

4.CD4511 BCD-7段译码器/驱动器1片。

1. 实验内容

1.74LS00型与非门逻辑功能测试

2.与非门信号选通

3.74LS138 3-8译码器逻辑功能验证

4.BCD-7段译码器功能验证

1. 实验原理

**1. 74LS00 2输入端四与非门**

74LS00是双输入与非门，实现的是的功能，其逻辑图如下所示：





图1-1 74LS00 2输入端四与非门引脚图

74LS00有四组2输入端与非门，第14引脚为5V供电，第7引脚接地。74LS00的真值表如下所示。

*形状

中度可信度描述已自动生成*

图1-2 74LS00真值表

**2. 74LS138 3线-8线译码器**

74LS138为3线-8线译码器，其引脚图与真值表如下图2-1、图2-2所示。

图示

描述已自动生成

图2-1 74LS138引脚图 图2-2 74LS138真值表

当选通端S1为高电平，选通端和为低电平时，可以将地址端(A,B,C)的二进制编码对应的十进制的值在Y0-Y7对应的输出端以低电平译出。如ABC=010，则Y2输出为低电平。

**3. CD4511 BCD-7段译码器/驱动器**

CD4511 是一片 CMOS BCD—锁存/7 段译码/驱动器，用于驱动共阴极 LED （数码管）显示器的 BCD 码-七段码译码器。其引脚图如图3-1所示。

|  |  |
| --- | --- |
|  |  |
| 图3-1 CD4511引脚图 | 图3-2 CD4511真值表 |

其中A、B、C、D为BCD码输入，A为最低位。LT为信号灯测试端，加高电平时正常显示，加低电平时显示器显示“8”，所有灯均点亮，可以用于判断显示器是否存在故障。BL为消隐端，低电平所有笔端均消隐，高电平是正常显示。

1. 实验步骤与结果

**1. 74LS00型与非门逻辑功能测试**

（1）用逻辑电平开关给与非门输入端A、B提供输入信号，用“H”或“1”表示输入高电平，用“L”或“0”表示输入低电平。如图4-1所示。

（2）用发光二极管（LED）显示与非门输出电平。当LED亮时，表示与非门输出为“1”；当LED灭时，表示门输出为“0”。

（3）将结果填入表4-1中，判断功能是否正确。

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | | |  |  |  | | --- | --- | --- | | **输入A** | **输入B** | **输出Y** | | 0 | 0 |  | | 0 | 1 |  | | 1 | 0 |  | | 1 | 1 |  | | |
| 图4-1 与非门 | | 表4-1 与非门输入、输出电平关系 | |
|  | |  | |
| |  |  |  | | --- | --- | --- | | **输入A** | **输入B** | **输出Y** | | 0 | 0 | 1 | | 0 | 1 | 1 | | 1 | 0 | 1 | | 1 | 1 | 0 | | |
| 表4-2 与非门输入、输出电平关系 | |

**2. 与非门信号选通**

选择一组与非门，将其中一输入端A接1Hz时钟脉冲，另一输入端B作为选通信号接逻辑开关，输出Y即为选通输出。如图4-2所示，观察输出端Y的输出状态。

|  |
| --- |
| 图示  描述已自动生成 |
| 图4-2 与非门信号选通 |

如图4-3，a为A端时钟脉冲输入，c为B端逻辑开关输入，b为输出信号Y。

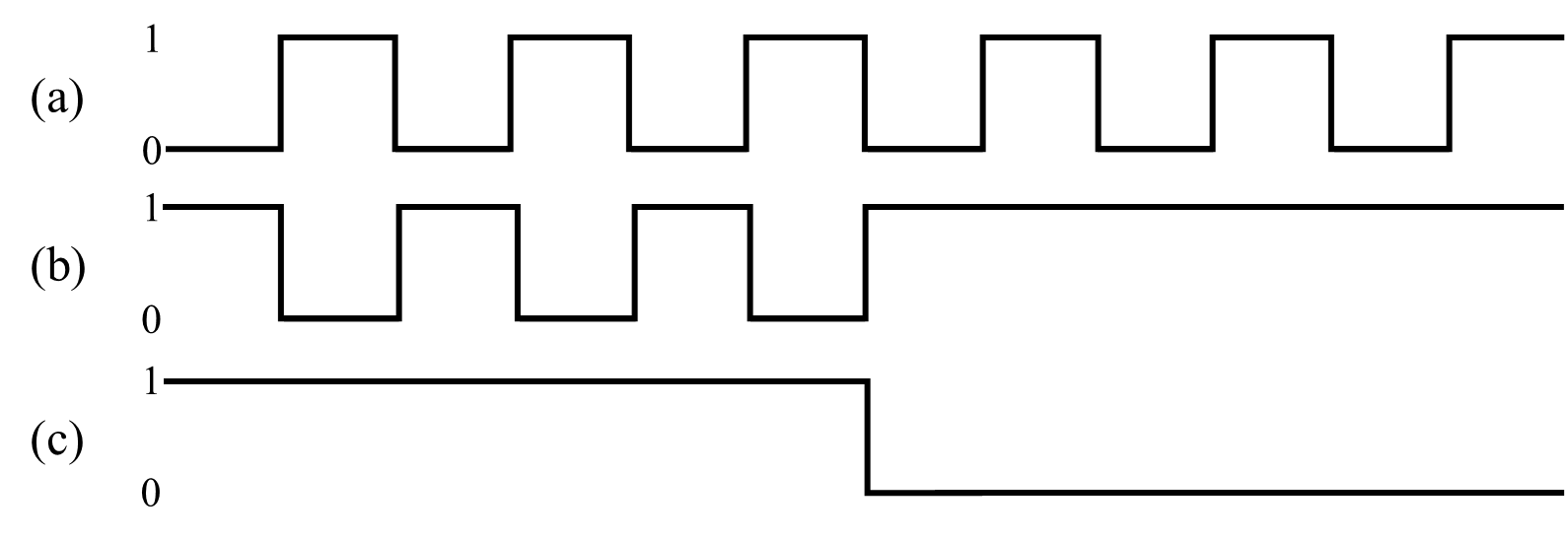


图4-3 与非门信号选通的输入与输出

当B=“1”时，Y的输出与A的输入相反；当B=“0”时，Y的输出永远为“1”。

3**．74LS138 3-8译码器逻辑功能验证**

按图5-1所示方法接线，输入端接逻辑开关，输出端接逻辑电平显示，根据逻辑功能表用开关给输入端加相应逻辑电平，观察输出电平，将测试结果填入表5-1中

。

|  |
| --- |
|  |
| 图5-1 74LS138 3-8译码器线路图 |

表5-1 74LS138实验记录表

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **输 入** | | | | | | **输 出** | | | | | | | |
| **门控** | | | **输入** | | |
| **S3** | **S2** | **S1** | **C** | **B** | **A** | **Y7** | **Y6** | **Y5** | **Y4** | **Y3** | **Y2** | **Y1** | **Y0** |
| 0 | 0 | 1 | 0 | 0 | 0 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 0 | 0 | 1 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 0 | 1 | 0 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 0 | 1 | 1 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 1 | 0 | 0 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 1 | 0 | 1 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 1 | 1 | 0 |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 1 | 1 | 1 |  |  |  |  |  |  |  |  |

表5-2 74LS138实验记录表

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **输 入** | | | | | | **输 出** | | | | | | | |
| **门控** | | | **输入** | | |
| **S3** | **S2** | **S1** | **C** | **B** | **A** | **Y7** | **Y6** | **Y5** | **Y4** | **Y3** | **Y2** | **Y1** | **Y0** |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

当一个选通端S1为高电平，另两个选通端和为低电平时，可将地址端（A、B、C）的二进制编码在Y0至Y7对应的输出端以低电平译出。

**2. BCD-7段译码器功能验证**

实验中采用CD4511七段译码器驱动共阴极数码管。如图6-1所示连接实验电路，将A、B、C、D接逻辑开关，输出端接七段数码管显示单元中无译码器数码管对应引脚，SEG0接地。验证CD4511功能，将数码管显示值记录到表6-1中。

|  |
| --- |
|  |
| 图6-1 BCD-7段译码器功能验证线路图 |

实验中使用A5、B5、C5、D5接逻辑开关，SEG5接地，其他的线内部已经接好。

表6-1 BCD码到七段显示码的转换表

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **BCD码** | | | | **七段显示码** | | | | | | | | |
| **D** | **C** | **B** | **A** | **g** | **f** | **e** | **d** | **c** | **b** | **a** | **NU** | **数码管显示值** |
| 0 | 0 | 0 | 0 |  |  |  |  |  |  |  |  |  |
| 0 | 0 | 0 | 1 |  |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 0 |  |  |  |  |  |  |  |  |  |
| 0 | 0 | 1 | 1 |  |  |  |  |  |  |  |  |  |
| 0 | 1 | 0 | 0 |  |  |  |  |  |  |  |  |  |
| 0 | 1 | 0 | 1 |  |  |  |  |  |  |  |  |  |
| 0 | 1 | 1 | 0 |  |  |  |  |  |  |  |  |  |
| 0 | 1 | 1 | 1 |  |  |  |  |  |  |  |  |  |
| 1 | 0 | 0 | 0 |  |  |  |  |  |  |  |  |  |
| 1 | 0 | 0 | 1 |  |  |  |  |  |  |  |  |  |

表6-2 BCD码到七段显示码的转换表

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **BCD码** | | | | **七段显示码** | | | | | | | | |
| **D** | **C** | **B** | **A** | **g** | **f** | **e** | **d** | **c** | **b** | **a** | **NU** | **数码管显示值** |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 3F | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 06 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 5B | 2 |
| 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 4F | 3 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 66 | 4 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 6D | 5 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 7D | 6 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 07 | 7 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 7F | 8 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 6F | 9 |

A、B、C、D为BCD码输入，A为最低位。可以得到七段显示码如表6-2所示。

1. 实验总结

通过本次实验，我熟悉了TD-DS+/TD-TS实验系统的使用以及门电路的逻辑功能、74LS138 3-8译码器的逻辑功能以及CD4511 7段BCD译码器的逻辑功能。实验过程较为顺利，完成较好。